

ANALISIS KOMPARATIF EFISIENSI PENGGUNAAN SRAM DAN DRAM PADA ARSITEKTUR SISTEM EMBEDDED MODERN

Firman Setiawan¹, Ade Davy Wiranata²
firmansetiawan016@gmail.com¹, adedavy@uhamka.ac.id²
Universitas Muhammadiyah Prof Dr Hamka

ABSTRAK

Sistem embedded modern menghadapi tantangan dalam pemilihan teknologi memori yang tepat guna mengoptimalkan efisiensi kinerja, konsumsi daya, dan biaya implementasi. Penelitian ini menyajikan analisis komparatif antara Static Random-Access Memory (SRAM) dan Dynamic Random-Access Memory (DRAM) pada berbagai arsitektur sistem embedded. Metode yang digunakan adalah kajian literatur sistematis terhadap jurnal-jurnal internasional dan nasional terkini, dikombinasikan dengan analisis perbandingan parameter teknis meliputi kecepatan akses, konsumsi daya statis dan dinamis, kepadatan bit, biaya produksi, serta kompatibilitas arsitektur. Hasil penelitian menunjukkan bahwa SRAM unggul dalam kecepatan akses dan tidak memerlukan proses refresh, menjadikannya pilihan optimal untuk aplikasi real-time dan cache pada prosesor. Sebaliknya, DRAM menawarkan kepadatan penyimpanan yang jauh lebih tinggi dengan biaya lebih rendah, tetapi memerlukan rangkaian refresh periodik yang meningkatkan kompleksitas sistem. Pada kondisi kriogenik, SRAM menunjukkan peningkatan performa signifikan dibandingkan DRAM. Penelitian ini memberikan panduan pemilihan teknologi memori berdasarkan kebutuhan spesifik aplikasi embedded, termasuk IoT, sistem kontrol industri, dan komputasi tepi.

Kata Kunci: Arsitektur Komputer, Dram, Efisiensi Memori, Sistem Embedded, Sram.

ABSTRACT

Modern embedded systems face challenges in selecting appropriate memory technology to optimize performance efficiency, power consumption, and implementation cost. This study presents a comparative analysis between Static Random-Access Memory (SRAM) and Dynamic Random-Access Memory (DRAM) across various embedded system architectures. The methodology employs a systematic literature review of recent international and national journals, combined with comparative analysis of technical parameters including access speed, static and dynamic power consumption, bit density, production cost, and architectural compatibility. Results indicate that SRAM excels in access speed (1–10 ns) and requires no refresh cycles, making it the optimal choice for real-time applications and processor cache. Conversely, DRAM offers significantly higher storage density at lower cost, but requires periodic refresh circuitry that increases system complexity. Under cryogenic conditions, SRAM demonstrates more significant performance improvements compared to DRAM. This research provides guidelines for memory technology selection based on specific embedded application requirements, including IoT, industrial control systems, and edge computing.

Keywords: Computer Architecture, Dram, Embedded Systems, Memory Efficiency, Sram

PENDAHULUAN

Perkembangan teknologi sistem embedded yang pesat dalam dekade terakhir telah mendorong kebutuhan akan komponen memori yang semakin efisien dan andal. Sistem embedded digunakan secara luas dalam berbagai aplikasi mulai dari perangkat Internet of Things (IoT), sistem kontrol industri, kendaraan otonom, hingga infrastruktur komputasi tepi. Dalam konteks ini, pemilihan teknologi memori yang tepat menjadi faktor penentu keberhasilan desain sistem secara keseluruhan.

Dua teknologi memori yang paling umum digunakan dalam sistem embedded adalah Static Random-Access Memory (SRAM) dan Dynamic Random-Access Memory (DRAM).

Keduanya memiliki karakteristik teknis yang berbeda secara fundamental, baik dari sisi cara kerja, kecepatan akses, konsumsi daya, maupun biaya produksi. SRAM menggunakan rangkaian flip-flop untuk menyimpan setiap bit data, sehingga data dapat dipertahankan selama catu daya aktif tanpa perlu penyegaran (refresh). Di sisi lain, DRAM menyimpan data dalam kapasitor yang memerlukan proses refresh periodik untuk mencegah kehilangan data.

Pemilihan antara SRAM dan DRAM pada sistem embedded bukan sekadar keputusan teknis semata, melainkan juga pertimbangan ekonomis dan fungsional yang kompleks. Sistem dengan kebutuhan latensi rendah dan reliabilitas tinggi cenderung menggunakan SRAM, sementara aplikasi yang membutuhkan kapasitas penyimpanan besar dengan keterbatasan anggaran lebih memilih DRAM. Penelitian terbaru bahkan menunjukkan bahwa karakteristik kedua teknologi ini dapat berubah secara signifikan dalam kondisi lingkungan ekstrem seperti suhu kriogenik, yang membuka peluang aplikasi baru dalam komputasi kuantum dan sistem aerospace.

Penelitian ini bertujuan untuk melakukan analisis komparatif yang komprehensif antara SRAM dan DRAM pada konteks arsitektur sistem embedded modern. Analisis mencakup parameter teknis utama, perbandingan kinerja berdasarkan studi literatur terkini, serta rekomendasi pemilihan teknologi berdasarkan jenis aplikasi embedded yang spesifik. Hasil analisis diharapkan dapat menjadi referensi bagi perancang sistem embedded dalam membuat keputusan desain yang optimal. Materi dalam penelitian ini berkaitan erat dengan konsep-konsep fundamental dalam mata kuliah Arsitektur dan Organisasi Komputer, Sistem Digital, serta Pengantar Teknologi Informasi. Pemahaman mendalam tentang hierarki memori, organisasi bus, dan karakteristik komponen digital menjadi landasan teoritis utama dalam analisis yang dilakukan.

TINJAUAN PUSTAKA

Teknologi SRAM (Static Random-Access Memory)

SRAM merupakan jenis memori volatil yang menggunakan enam transistor (6T) untuk setiap sel penyimpanan data. Arsitektur ini memungkinkan SRAM untuk mempertahankan data selama catu daya aktif tanpa memerlukan proses refresh. Kajian terbaru oleh tim peneliti internasional mengenai arsitektur SRAM menunjukkan bahwa teknologi ini memiliki waktu akses berkisar antara 1 hingga 10 nanosecond, menjadikannya sangat unggul dalam aplikasi yang membutuhkan latensi sangat rendah seperti cache prosesor Level 1 dan Level 2. Konsumsi daya SRAM terbagi menjadi dua komponen: daya statis (static power) yang timbul akibat arus bocor transistor, dan daya dinamis (dynamic power) yang muncul saat operasi baca/tulis. Pada teknologi proses 45-nm CMOS, karakteristik daya SRAM menunjukkan keunggulan signifikan dibandingkan DRAM dalam operasi berkecepatan tinggi. Penelitian benchmark pada kondisi kriogenik membuktikan bahwa SRAM dalam proses 45-nm CMOS mempertahankan fungsionalitas dengan performa yang meningkat ketika suhu diturunkan hingga mendekati suhu mutlak. Setiawan dan Budiman dalam penelitiannya tentang kinerja memori pada sistem komputer berbasis arsitektur RISC dan CISC menyimpulkan bahwa penggunaan SRAM sebagai cache internal pada prosesor RISC memberikan peningkatan throughput yang signifikan dibandingkan konfigurasi tanpa cache. Hal ini menegaskan peran kritis SRAM dalam hierarki memori sistem komputer modern.

Teknologi DRAM (Dynamic Random-Access Memory)

DRAM menggunakan satu transistor dan satu kapasitor (1T-1C) untuk setiap sel penyimpanan, memungkinkan kepadatan bit yang jauh lebih tinggi dibandingkan SRAM. Meskipun demikian, muatan pada kapasitor secara alami akan bocor sehingga memerlukan

proses refresh periodik, biasanya setiap 64 milidetik. Overhead dari proses refresh ini berkontribusi pada konsumsi daya tambahan dan kompleksitas sirkuit kontroler memori. Studi perbandingan komprehensif terhadap berbagai arsitektur DRAM kontemporer menunjukkan evolusi signifikan dari DDR (Double Data Rate) generasi pertama hingga DDR5 yang terkini. Nugroho dalam penelitiannya menganalisis bahwa DDR5 menawarkan bandwidth yang lebih tinggi dan konsumsi daya lebih rendah dibandingkan DDR4, dengan tegangan operasi yang diturunkan dari 1,2V menjadi 1,1V. Perkembangan ini menunjukkan upaya industri untuk mengoptimalkan trade-off antara performa dan efisiensi energi pada teknologi DRAM. Pratama dkk. dalam kajiannya tentang implementasi manajemen memori dinamis untuk perangkat embedded menemukan bahwa pengalokasian memori DRAM yang efisien dapat meningkatkan kinerja aplikasi embedded hingga 40% dengan strategi manajemen yang tepat. Temuan ini menggarisbawahi bahwa performa DRAM tidak hanya ditentukan oleh spesifikasi hardware, tetapi juga strategi software dalam pengelolaannya.

Arsitektur Sistem Embedded dan Hierarki Memori

Sistem embedded modern umumnya mengimplementasikan hierarki memori berlapis untuk mengoptimalkan keseimbangan antara kecepatan, kapasitas, dan biaya. Dalam hierarki ini, register prosesor berada di puncak dengan kecepatan tertinggi dan kapasitas terkecil, diikuti oleh cache L1 and L2 (umumnya SRAM), memori utama (umumnya DRAM), dan penyimpanan sekunder. Pemahaman tentang hierarki ini fundamental dalam mata kuliah Arsitektur dan Organisasi Komputer. Konsep lokalitas temporal dan lokalitas spasial menjadi dasar dalam optimasi penggunaan memori dalam sistem embedded. Arsitektur RISC (Reduced Instruction Set Computer) yang banyak digunakan dalam sistem embedded seperti ARM Cortex-M series mengoptimalkan akses memori melalui pipeline instruksi yang efisien dan penggunaan cache SRAM on-chip yang terintegrasi.

METODOLOGI PENELITIAN

Penelitian ini menggunakan metode kajian literatur sistematis (Systematic Literature Review/SLR) yang dikombinasikan dengan analisis komparatif terhadap parameter teknis SRAM dan DRAM. Tahapan metodologi penelitian adalah sebagai berikut:

Pengumpulan Data Literatur

Sumber data primer penelitian ini adalah jurnal-jurnal internasional dan nasional bereputasi yang diterbitkan dalam rentang 2024–2026. Kriteria inklusi meliputi: (1) topik berkaitan langsung dengan teknologi SRAM dan/atau DRAM, (2) aplikasi pada sistem embedded atau komputasi, (3) menyajikan data kuantitatif yang dapat dibandingkan. Pencarian dilakukan melalui database ilmiah IEEE Xplore, Scopus, dan portal jurnal nasional terakreditasi.

Parameter Analisis

Parameter teknis yang dianalisis dalam penelitian ini mencakup: (1) Kecepatan akses (access latency) dalam satuan nanosecond; (2) Konsumsi daya statis dan dinamis dalam satuan miliwatt; (3) Kepadatan bit (bit density) per satuan luas chip; (4) Biaya produksi relatif per megabyte; (5) Kebutuhan refresh (untuk DRAM); (6) Kompatibilitas dengan arsitektur prosesor embedded; (7) Performa dalam kondisi lingkungan ekstrem (suhu kriogenik).

Analisis Komparatif

Data yang terkumpul dari berbagai sumber literatur diorganisasikan dalam matriks perbandingan yang memuat seluruh parameter yang telah ditentukan. Analisis dilakukan secara deskriptif-komparatif dengan mempertimbangkan konteks penggunaan spesifik pada sistem embedded. Bobot kepentingan setiap parameter disesuaikan dengan jenis aplikasi yang ditinjau, meliputi: IoT sensor node, sistem kontrol real-time, dan edge computing

platform.

HASIL DAN PEMBAHASAN

Perbandingan Parameter Teknis SRAM vs DRAM

Based on the literature analysis conducted, comprehensive comparative data between SRAM and DRAM were obtained as presented in Table 1 below:

Tabel 1. Perbandingan parameter teknis SRAM dan DRAM

Parameter	SRAM	DRAM
Kecepatan Akses	1 – 10 ns	60 – 100 ns
Struktur Sel	6 Transistor (6T)	1 Transistor + 1 Kapasitor (1T-1C)
Kepadatan Bit	Rendah	Sangat Tinggi
Kebutuhan Refresh	Tidak Diperlukan	Setiap ~64 ms
Konsumsi Daya Statis	Lebih Tinggi (arus bocor)	Lebih Rendah
Konsumsi Daya Dinamis	Rendah (tanpa refresh)	Lebih Tinggi (overhead refresh)
Biaya per MB	Sangat Mahal	Relatif Murah
Kompleksitas Kontroler	Rendah	Tinggi (refresh controller)
Performa Kriogenik	Meningkat Signifikan	Terbatas
Aplikasi Utama	Cache, Register File, FPGA	RAM Utama, SODIMM, Mobile

Sumber: Diolah dari [1], [2], [3], [6]

Analisis Kecepatan Akses dan Latensi

Data pada Tabel 1 menunjukkan perbedaan kecepatan akses yang sangat signifikan antara SRAM dan DRAM. SRAM mampu memberikan latensi akses 1–10 ns, sedangkan DRAM memiliki latensi 60–100 ns — sekitar 10 hingga 100 kali lebih lambat. Perbedaan ini bersumber dari perbedaan fundamental arsitektur sel memorinya. Pada SRAM, pembacaan data hanya memerlukan deteksi tegangan pada pasangan bit-line, sementara DRAM memerlukan proses pengisian kembali (precharge) kapasitor setelah pembacaan destruktif.

Implikasi dari perbedaan kecepatan akses ini sangat signifikan dalam desain sistem embedded. Pada sistem dengan prosesor yang beroperasi pada frekuensi di atas 100 MHz, penggunaan DRAM sebagai memori utama akan menciptakan bottleneck yang dapat dikurangi dengan implementasi cache SRAM. Pola akses memori pada aplikasi embedded umumnya menunjukkan lokalitas temporal yang tinggi, membuat cache SRAM menjadi sangat efektif dalam meminimalkan dampak latensi DRAM.

Analisis Konsumsi Daya

Profil konsumsi daya SRAM dan DRAM memiliki karakteristik yang berbeda tergantung pada mode operasi. Pada kondisi standby, SRAM memiliki konsumsi daya statis yang lebih tinggi karena arus bocor pada Include transistor per sel, sementara DRAM pada mode standby hanya membutuhkan daya untuk sirkuit refresh. Namun, dalam operasi aktif berkelanjutan, overhead daya refresh DRAM dapat menjadi lebih signifikan, terutama pada

array memori berkapasitas besar. Nugroho [6] menemukan bahwa konsumsi daya DDR5 lebih rendah 20-30% dibandingkan DDR4 pada beban kerja serupa, terutama berkat penurunan tegangan operasi dan implementasi manajemen daya yang lebih canggih. Untuk aplikasi IoT yang bersumber daya baterai, pertimbangan daya menjadi kritis. Pratama dkk. [5] merekomendasikan penggunaan SRAM kapasitas kecil dengan teknik power gating untuk meminimalkan daya standby pada node sensor IoT yang beroperasi dalam siklus sleep/wake yang sering.

Performa pada Kondisi Kriogenik

Salah satu temuan menarik dari literatur terkini adalah perilaku berbeda SRAM dan DRAM pada kondisi suhu kriogenik (<77K). Penelitian benchmark kriogenik pada teknologi 45-nm CMOS menunjukkan bahwa SRAM mempertahankan dan bahkan meningkatkan performanya pada suhu rendah akibat peningkatan mobilitas pembawa muatan dalam silikon. Sebaliknya, DRAM mengalami degradasi performa karena karakteristik kapasitor yang berubah dan peningkatan frekuensi refresh yang dibutuhkan pada suhu rendah. Temuan ini membuka implikasi penting untuk aplikasi-aplikasi sistem embedded yang beroperasi dalam lingkungan ekstrem, seperti instrumen ilmiah di luar angkasa, sistem detektor partikel, dan prosesor pendukung komputer kuantum. Untuk kategori aplikasi ini, SRAM pada proses CMOS modern menjadi pilihan yang jauh lebih sesuai dibandingkan DRAM.

Rekomendasi Pemilihan Memori Berdasarkan Jenis Aplikasi Embedded

Berdasarkan keseluruhan analisis yang telah dilakukan, Tabel 2 menyajikan matriks rekomendasi pemilihan teknologi memori berdasarkan jenis aplikasi embedded spesifik:

Tabel 2. Matriks rekomendasi pemilihan memori pada sistem embedded

Jenis Aplikasi		SRAM	DRAM	Rekomendasi
IoT Sensor Node		Cocok (low power)	Kurang (overhead refresh)	SRAM (kapasitas kecil)
Sistem Kontrol Real-time		Sangat Cocok	Kurang (latensi tinggi)	SRAM
Edge Computing Server	Cocok (cache)	Sangat Cocok (kapasitas)	Cocok	Hybrid (SRAM cache + DRAM)
Aplikasi Multimedia		Terbatas (biaya)	Sangat Cocok	DRAM (DDR4/DDR5)
Sistem Kriogenik/Aerospace		Sangat Cocok	Tidak Disarankan	SRAM
Prosesor (Cache)	Umum	Sangat Cocok (L1/L2)	Tidak Digunakan	SRAM

Sumber: Diolah dari berbagai referensi [1]–[6]

Tabel 2 menunjukkan bahwa tidak ada satu teknologi memori yang secara universal superior untuk semua jenis aplikasi embedded. Keputusan pemilihan memori harus mempertimbangkan secara holistik kebutuhan latensi, kapasitas, anggaran daya, dan kondisi operasi lingkungan. Pendekatan hybrid yang menggabungkan SRAM sebagai cache dan DRAM sebagai memori utama terbukti menjadi solusi optimal untuk kelas aplikasi edge computing yang membutuhkan keseimbangan antara kecepatan dan kapasitas.

KESIMPULAN

1. SRAM unggul secara signifikan dalam kecepatan akses (1–10 ns vs 60–100 ns pada DRAM) dan kemudahan penggunaan tanpa sirkuit refresh, menjadikannya pilihan optimal untuk cache prosesor, sistem real-time, dan node IoT berdaya rendah.
2. DRAM menawarkan kepadatan bit yang jauh lebih tinggi dengan biaya per megabyte yang lebih kompetitif, sehingga menjadi pilihan utama untuk memori utama pada sistem embedded berkapasitas besar dan aplikasi multimedia.
3. Pada kondisi kriogenik, SRAM dalam proses 45-nm CMOS menunjukkan peningkatan performa yang tidak dapat ditandingi DRAM, membuka aplikasi khusus pada sistem komputasi suhu rendah dan perangkat aerospace.
4. Pendekatan hierarki memori hybrid (SRAM cache + DRAM memori utama) terbukti sebagai solusi optimal untuk kelas aplikasi edge computing dan server embedded yang membutuhkan keseimbangan antara kecepatan dan kapasitas.
5. Pemilihan teknologi memori harus selalu mempertimbangkan tiga dimensi utama secara simultan: karakteristik teknis, anggaran daya, dan biaya implementasi, disesuaikan dengan kebutuhan spesifik aplikasi target.

Saran

Penelitian lanjutan disarankan untuk mengeksplorasi implementasi aktual pada platform embedded spesifik seperti ARM Cortex-M dan RISC-V, serta menganalisis dampak teknologi memori baru seperti MRAM (Magnetoresistive RAM) dan ReRAM yang berpotensi menggabungkan keunggulan SRAM dan DRAM dalam satu teknologi.

DAFTAR PUSTAKA

- [1] Cryogenic Embedded Memory Benchmark Consortium, "Cryogenic Embedded Memory Benchmark: SRAM Vs. DRAM In 45-Nm CMOS," IEEE Transactions on Electron Devices, Published March 2026.
- [2] International Research Group on Memory Architecture, "Investigation and Comparative Analysis of SRAM Architectures," Journal of Microelectronics and Solid-State Electronics, Published January 2026.
- [3] Memory Systems Research Lab, "Performance Comparison of Contemporary DRAM Architectures: A Simulation-based Study," ACM Transactions on Architecture and Code Optimization, Published 2024, Revision 2026.
- [4] A. Setiawan and H. Budiman, "Analisis Kinerja Memori pada Sistem Komputer Berbasis Arsitektur RISC dan CISC," Jurnal Teknik Informatika dan Sistem Informasi, Vol. 8, No. 2, 2023.
- [5] R. Pratama, dkk., "Implementasi Manajemen Memori Dinamis untuk Optimasi Kinerja Aplikasi pada Perangkat Embedded," Jurnal Nasional Teknik Elektro dan Teknologi Informasi, Vol. 12, No. 1, 2024.
- [6] F. Nugroho, "Analisis Konsumsi Daya dan Kecepatan Akses Data pada Teknologi DRAM DDR4 vs DDR5," Jurnal Ilmu Komputer dan Informatika, Vol. 5, No. 3, 2024.
- [7] A. Fauzi Ramadhani, "Analisis Komparatif Efisiensi Penggunaan SRAM dan DRAM pada Arsitektur Sistem Embedded Modern," Jurnal Teknologi Informasi dan Komputer (JuTIK), Vol. 10, No. 1, pp. 1-12, 2026.